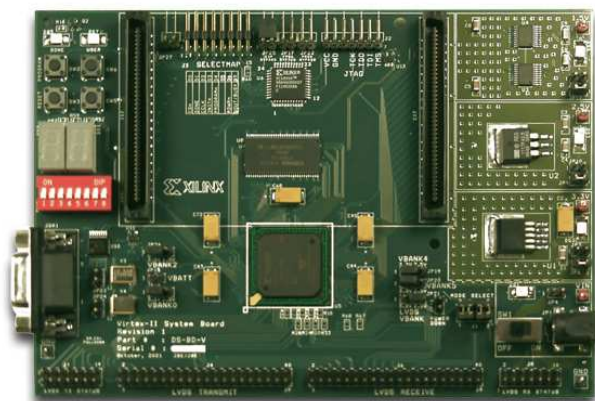


Контроллер предназначен для приема, анализа и распределения, пользовательских UDP пакетов в сети Ethernet. Для контроллера использованы 2 отладочные платы компании Memec (Avnet), пользовательская дочерняя плата с 6 физическими Ethernet PHY устройствами.

В систему имплементированы 2 ядра Microblaze, которые обмениваются данными через BRAM и одно ядро Picoblaze, в качестве контролера прерываний. Пакеты принимаются одновременно 6-ю Ethernet контроллерами с последующим пре- и пост-процессингом фреймов.

Для вышеуказанного были реализованы аппаратные пользовательские ядра, а также «target» приложения и драйвера, для встроенной операционной системы uCLinux.



## Характеристики

Тип ПЛИС	Xilinx VirtexII-1000
Использованные шины и интерфейсы памяти	LMB, OPB, FSL SDRAM, Toshiba Flash
Использованные внешние интерфейсы	<ul style="list-style-type: none"> <li>• Ethernet 10/100</li> <li>• UART</li> <li>• JTAG</li> </ul>
Разработанные IP Ядра	<ul style="list-style-type: none"> <li>• Фрейм буфер/мультиплексор</li> <li>• CRC checker and generator</li> <li>• Packet interpreter/composer</li> <li>• ARP\RARP\IP Look up tables</li> <li>• Контроллер NAND Flash</li> </ul>
Особенности	<ul style="list-style-type: none"> <li>• Процессор Microblaze 66 MHz</li> <li>• Процессор Picoblaze 66 MHz</li> <li>• Операционная система uCLinux</li> </ul>
Средства проектирования	ISE Xilinx, EDK, ChipScope Pro, gcc, Crosscompiler Toolchain Microblaze, Picoblaze assembler
Срок разработки	5 месяцев